

文章编号:1007-2780(2019)04-0379-07

应用于 AMOLED 源极驱动的高精度 DAC 设计

孟 宇,尹勇生,宇跃峰,邓红辉,贾 晨*

(1.合肥工业大学 微电子设计研究所,安徽 合肥 230009;

2.深圳清华大学研究院,广东 深圳 518057)

摘要:针对 OLED 显示面板更高分辨率、更高精度的需求,本文提出了一种应用于高分辨率 AMOLED 源极驱动的高精度 10 bit DAC 结构。设计的 DAC 由 6 bit 的 GAMMA 校正电阻串 DAC 及 4 bit 的基于尾电流源插值的输出缓冲器级联构成,达到高精度的同时占用较小的芯片面积。为进一步提高 AMOLED 驱动的灰阶电压精度,增加了一个 DAC 斜率可编程单元对线性 DAC 输出曲线进行进一步调节,以更好地拟合 AMOLED 显示屏所需的灰阶电压曲线,此外,输出缓冲器采用尾电流源插值的方法来实现高精度的第二级 DAC。在 UMC 80 nm CMOS 工艺下,仿真结果表明设计的 DAC 的最大 INL 和 DNL 分别为 0.47 LSB、0.24 LSB。在 10 k Ω 电阻及 30 pF 电容负载下,DAC 电压从最低灰阶到最高灰阶的建立时间为 3.38 μ s。驱动电路可以快速、精确地将图像数据转换为建立在像素电路上的电压,满足分辨率为 1080 $\times$ 2 160 驱动芯片的应用需求。

关键词:源极驱动;高精度 DAC;斜率编程;插值

中图分类号:TP394.1;TH691.9 **文献标识码:**A **doi:**10.3788/YJYXS20193404.0379

High precision DAC design for AMOLED source drive

MENG Yu, YIN Yong-sheng, YU Yue-feng, DENG Hong-hui, JIA Chen*

(1. Institute of VLSI Design, Hefei University of Technology, Hefei 230009, China;

2. Research Institute of Tsinghua University in Shenzhen, Shenzhen 518057, China)

Abstract: The paper proposes a high-precision 10-bit DAC structure for high resolution AMOLED source drive for higher resolution and higher precision of OLED display panel. The DAC consists of a 6-bit GAMMA correction resistor-string DAC and a 4-bit output buffer based on interpolation of the tail current, achieve high precision while occupying a small chip area. In order to further improve the gray-voltage precision of AMOLED drive, a DAC slope programmable unit is added to further adjust the linear DAC output curve to better fit the gray-voltage curve required by AMOLED display. In addition, the output buffer adopts the interpolation method of tail current to realize the high-precision sub-DAC. The simulation results under UMC 80 nm CMOS process show that the proposed DAC with

收稿日期:2018-10-17; **修订日期:**2019-01-22.

基金项目:国家自然科学基金(No.61704043);中央高校基本科研业务费专项资金(No.JD2016JGPY0003);深圳市科创委技术攻关项目(No.JSGG20170413153845042)

Supported by National Natural Science Foundation of China(No. 61704043); Fundamental Research Funds for the Central Universities(No. JD2016JGPY0003); Technological Breakthrough Project of Shenzhen Science and Technology Innovation Commission(No.JSGG20170413153845042)

* 通信联系人, E-mail:jiachen@tsinghua.edu.cn

INL and DNL of 0.47 LSB and 0.24 LSB, respectively. The settling time of DAC voltage from the lowest gray-scale to the highest gray-scale is 3.38 μs with a 10 k Ω resistance and 30 pF capacitance load. The drive circuit can quickly and accurately convert the image data to the voltage established on the pixel circuit, it can satisfy the application requirements of drive chip with resolution of 1 080 $\times$ 2 160.

Key words: source drive; high-precision DAC; slope programmable; interpolation

1 引言

随着各类电子显示设备的日益发展, AMOLED 面板相对于液晶显示面板因其能够自主发光、响应速度更快、宽广的视角、器件更薄等优势被广泛应用于手机、手表等各类显示设备上。由于 AMOLED 的像素驱动电路在驱动精度和发光效率上都有很好的优势, 对应的像素电路的驱动芯片设计已成为大规模数模混合系统设计领域的研究热点^[1]。源极驱动电路是 AMOLED 面板驱动芯片的重要组成部分, 其功能是将携带有图像信息的 RGB 数据转换成可以快速、精确建立在面板电容像素负载上的灰阶电压^[2]。

由于显示设备亮度与输入电压的非线性关系以及人眼对于亮度变化的非线性感官, GAMMA 曲线校正是源极驱动电路的必要功能。目前, 业界 GAMMA 校正实现方式的研究主要集中在输入图像数据的转换和产生灰阶电压的 DAC 结构这两方面。采用非线性 DAC 结构实现 GAMMA 曲线的校正不需要对图像显示数据进行转换, 但实现非线性 DAC 则需要大量不同阻值的电阻, 这不仅占用大量的芯片面积, 同时, 采用不同阻值的电阻其匹配性能也相对较差。不仅如此, 非线性 DAC 体系结构采用对电压分段的方式来拟合 GAMMA 曲线, 实现的灰阶电压精度受限于图像显示数据的位宽, 其精度较低。采用非线性数据结合线性 DAC 结构实现的 GAMMA 曲线校正方法因其匹配性好、精度高、面积小、成本低、灵活性强的特点成为更受欢迎的方案^[3-5]。而屏幕所需的灰阶-电压曲线一般为不规则的非线性曲线, 线性 DAC 的输出曲线与灰阶-电压曲线形状通常有较大差距, 图像数据在选择线性 DAC 上的电压时就会产生较大的误差, 对

线性 DAC 进行输出曲线形状进行调节可以有效地减小这种误差, 提高灰阶电压的精度。

本文基于非线性数据结合线性 DAC 结构实现 GAMMA 校正的方法, 对传统的线性 10 bit DAC 结构进行改进, 通过在第一级 6 bit DAC 结构前增加一个斜率调节单元, 对 DAC 输出曲线斜率进行调节, 实现具有 3 段不同斜率线段的 DAC 曲线来拟合显示屏所需的灰阶-电压曲线, 经图像数据选择后, 相对于传统的线性 DAC 结构可以实现更高的灰阶电压精度。

2 本文高精度 DAC 设计

2.1 DAC 整体结构

源极驱动的功能简单来说就是实现图像数据到灰阶电压的转换, 可以理解为一个数模转换器。最初始的实现方法是采用非线性的 DAC 结构, 但因其灰阶电压精度受图像数据位宽限制以及其它的一些缺点, 这种实现方式逐渐被线性 DAC 结构替代。

实现线性 DAC 的方法有多种, 常用的是选择电阻串分压实现。若仅采用一级的电阻串结构来实现 10 bit 的线性 DAC, 则需要 1 024 个电阻, 这会占用大量的芯片面积。因此, 通常 10 bit 的线性 DAC 都采用两级插值的结构来实现, 文献[4]中采用的两级 DAC 结构, 每级都采用 5 bit 的电阻串来实现分压功能, 不仅节省了芯片面积, 且灰阶电压精度可以达到 10 bit^[4]; 文献[6]中采用高 6 bit 的 GAMMA 校正电阻串 DAC 结合低 2 bit 的多项式插值子 DAC 共同实现 8 bit 线性 DAC, 灰阶电压精度为 8 bit^[6]; 文献[7-8]中都使用了一种尾电流源可编程单位增益运放起到第二级线性 DAC 的作用, 结合第一级 7 bit 电阻串共同实现 10 bit 线性 DAC, 进一步节省了芯片面积^[7-9]。图 1 为文献[8]中采用的线性 DAC 结构, 也是传统的 10 bit 线性 DAC 体系结构。这种方

式实现的灰阶电压精度达到了 10 bit,且芯片面积代价较小。但实现的线性 DAC 输出曲线相较面板所需的灰阶电压曲线偏差较大,本文通过减小这种偏差来进一步提高灰阶电压的精度。

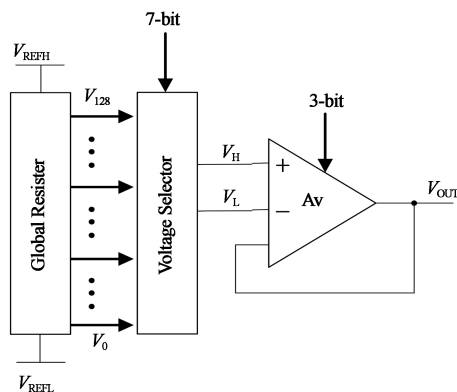


图1 传统的 10-bit DAC 结构

Fig.1 Structure of conventional 10-bit DAC

本文提出的斜率可编程 DAC 结构如图 2 所示。综合芯片面积,匹配性能及设计复杂度考虑,本文设计采用 6 bit GAMMA 校正电阻串 DAC 结合 4 bit 插值运放实现 10 bit DAC 结构。10 bit DAC 由两级线性 DAC 构成,第一级通过 64 个阻值相等的电阻分压结合一个 65 选 2 多路选择器构成 6 bit DAC 结构,由高 6 bit 的图像数据 $\text{Data} \langle 9:4 \rangle$ 选出第一级 DAC 的输出电压 V_H 和 V_L ;第二级 DAC 则采用尾电流源 4 bit 可编程的插值输出缓冲器来实现。斜率调节单元由一串包含 64

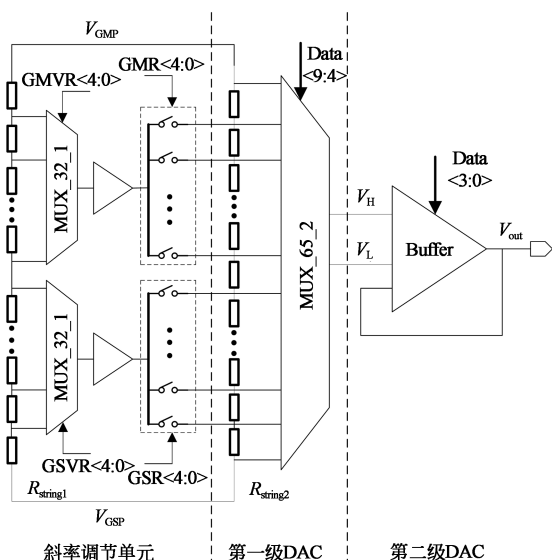


图2 提出的斜率可编程 DAC 结构

Fig.2 Structure of proposed slope programmable DAC

个等值电阻的斜率调节电阻串 R_{string1} 及与两个斜率调节点对应的多路选择器构成, V_{GMP} 和 V_{GSP} 分别为最高和最低基准电压,由基准模块提供, $\text{Data} \langle 9:0 \rangle$ 为 8 bit 的图像显示数据经非线性转换后得到的 10 bit 图像数据,用来对 10 bit 的 DAC 进行选择得到最终的灰阶电压。斜率调节单元产生的两个斜率调节点插入到第一级 6 bit DAC 的电阻之间来调节 DAC 的斜率,最终得到具有 3 段不同斜率线段的 DAC 输出曲线。DAC 输出曲线的斜率可根据显示屏所需的灰阶-电压曲线进行灵活调节,使 DAC 输出曲线拟合显示屏的灰阶-电压曲线达到更高的灰阶电压精度。

2.2 第一级斜率可编程 DAC 设计

图 2 中的斜率调节单元和第一级 DAC 共同构成了第一级斜率可编程 DAC 结构。灰阶电阻串 R_{string2} 和 65 选 2 多路选择器为第一级的 6 bit DAC, R_{string1} 为斜率调节电阻串,寄存器 $\text{GMVR} \langle 4:0 \rangle$ 和 $\text{GMR} \langle 4:0 \rangle$ 共同控制第一个斜率调节节点的产生,寄存器 $\text{GSVR} \langle 4:0 \rangle$ 和 $\text{GSR} \langle 4:0 \rangle$ 共同控制第二个斜率调节节点的产生,通过两对寄存器的调节可以实现 DAC 斜率的灵活调节。

进行 DAC 斜率调节时,首先要将显示屏所需的灰阶-电压曲线分为 3 段斜率不同的线段来确定曲线的基本趋势,两个分界点依据显示屏的灰阶-电压曲线来确定。如图 3 所示,为保证三段式的灰阶-电压曲线最接近目标灰阶-电压曲线,选取 A 和 B 两点作为分界点,对应的灰阶数和灰阶电压分别为 a, V_a 和 b, V_b 。这样,我们可以得到一条与实际所需的灰阶-电压曲线形状最接近的三段式灰阶-电压曲线。

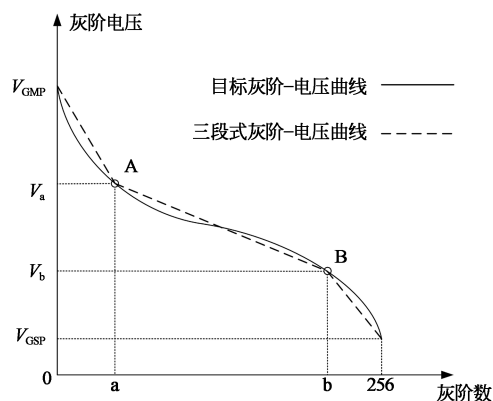


图3 斜率调节节点的确定

Fig.3 Determination of the slope adjustment point

确定了三段式灰阶-电压曲线后,斜率调节的目标就是实现最接近三段式灰阶-电压曲线形状的 DAC 输出曲线,三段式 DAC 输出曲线是在线性 DAC 的基础上通过产生两个斜率调节点来实现的。本文通过斜率调节单元产生的两个斜率调节点来调节 DAC 的斜率。

由于斜率调节电阻串 DAC 仅为 6 bit,步长较大,不一定存在与 V_a 和 V_b 完全一样的电压值,所以在斜率调节电阻串 $R_{string1}$ 上选取与 V_a 和 V_b 最为接近的两个电压 $V_{a'}$ 和 $V_{b'}$ 。本文通过斜率调节寄存器 $GMVR<4:0>$ 及 $GSVR<4:0>$ 的值来选取两个斜率调节点的电压值,同时,通过控制寄存器 $GMR<4:0>$ 及 $GSR<4:0>$ 的值来控制斜率调节插入点的位置。如图 4 所示,斜率调节点 A' 的电压值 $V_{a'}$ 由寄存器 $GMVR<4:0>$ 控制,插入到灰阶电阻串 $R_{string2}$ 的位置由寄存器 $GMR<4:0>$ 控制;斜率调节点 B' 的电压值 $V_{b'}$ 由寄存器 $GSVR<4:0>$ 控制,插入到灰阶电阻串 $R_{string2}$ 的位置由寄存器 $GSR<4:0>$ 控制。通过控制寄存器 $GMR<4:0>$ 和 $GSR<4:0>$ 值的设定可以调节 a' 和 b' 的位置,从而保证实现的 DAC 曲线形状最为接近三段式的灰阶-电压曲线。

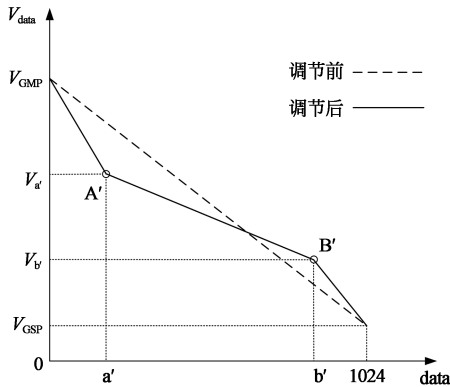


图 4 DAC 斜率调节示意图

Fig.4 Diagram of DAC slope adjustment

相对于传统的线性 DAC 实现 GAMMA 校正的方法,本文实现的 DAC 输出曲线可以通过斜率调节点寄存器的灵活控制使其更接近于显示设备的灰阶-电压曲线,转换后的图像数据对 DAC 输出电压进行选择后可以达到更高的灰阶电压精度。

2.3 第二级电流源插值缓冲器设计

本文在设计 DAC 时,使用了尾电流源可编

程插值运算放大器来实现第二级线性 DAC 的功能,插值运放作为输出缓冲器驱动后级像素电路的同时也节省了第二级 DAC 的面积。图 5 是本文提出的基于尾电流源可编程的带有 4 bit DAC 功能的插值缓冲器简化原理图。

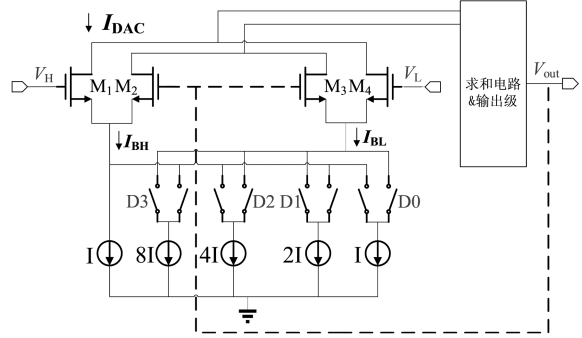


图 5 带有 4 bit DAC 功能的输出缓冲器

Fig.5 Output buffer with 4 bit sub-DAC

本设计是采用 4 bit 图像数据控制两对差分对尾电流源的比例来实现第二级线性 DAC 的功能。第一级 DAC 结构中 65 选 2 多路选择器的输出电压 (V_H 和 V_L) 分别连接到运放的两个差分对输入管 M_1 和 M_3 的栅端,同时输出 V_{out} 接回到 M_2 和 M_4 的栅端形成负反馈闭环回路构成单位增益缓冲器。两对差分输入对管都被偏置在亚阈值区,差分对等效跨导与输出 V_{out} 的关系可以表示为:

$$g_{m1} = \frac{\partial I_{DAC}}{\partial (V_H - V_{out})}, \quad (1)$$

$$g_{m3} = \frac{\partial I_{DAC}}{\partial (V_{out} - V_L)}, \quad (2)$$

对于处于亚阈值区的 MOS 管,其跨导 g_m 和漏源电流 I_D 的关系为可以表示为:

$$g_m = \frac{I_D}{\zeta V_T}, \quad (3)$$

式中, $\zeta > 1$, 是一个非理想因子, $V_T = kT/q$ 。

低 4 bit 的图像数据 $Data<3:0>$ (记为 D_3, D_2, D_1, D_0) 可以控制两个差分对的尾电流之比,4 bit 的图像数据分别控制 $8I, 4I, 2I, 1I$ 比例的电流,且设计两个差分对尾电流 I_{BH} 与 I_{BL} 之和固定为 $16I$, 设 $I_{BH} = KI$, 则 $I_{BL} = (16 - K)I$, 因此,输出电压可以表示为:

$$V_{out} = V_L + \frac{K}{16} (V_H - V_L), \quad (4)$$

这里, K 的取值范围为 $1, 2, 3 \cdots 16$, 分别对应 4 bit 图像数据从 1111 到 0000 变化。这样,第二

级 DAC 可以根据图像数据的变化,在第一级 DAC 的输出电压 V_H 和 V_L 之间进行插值,本文设计的第二级 4 bit DAC 可以根据低 4bit 的图像数据从 0000 到 1111 变化选取出 16 个不同的电压值。

本设计运放的尾电流源采用电流镜结构实现,通过尾电流源晶体管尺寸的比例关系精确复制基准电流,确保由 4 bit 图像数据 D_3, D_2, D_1, D_0 分别控制的 $8I, 4I, 2I, 1I$ 电流的精准比例关系,进而保证输出缓冲器插值的精确度。

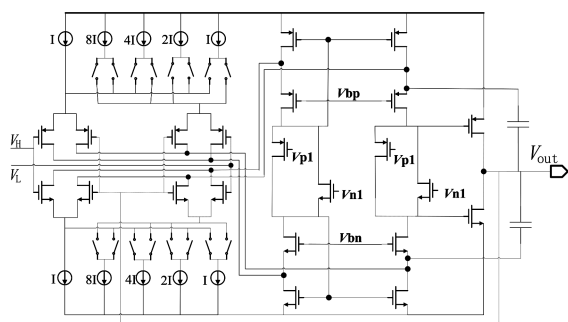


图6 提出的插值运算放大器结构

Fig.6 Structure of proposed interpolation OPA

图6是本文提出的插值运算放大器。运放采用轨到轨输入级结构,保证满足大范围的输入电压变化;带有悬浮电流源的 class_AB 输出级结构,保证较大的输出摆幅的同时又具有较小的静态偏置电流;同时,运用共源共栅 Miller 补偿结构^[10],只需要很小的 Miller 补偿电容和静态电流,就可以高速、稳定的驱动大电容负载。

3 仿真结果

本文基于 UMC80nmCMOS 工艺对设计的 DAC 进行了仿真验证。首先对设计的第二级 DAC 即插值输出缓冲器进行误差分析,将低 4 bit 的图像数据应用到第二级 DAC 中,对第一级 DAC 的输出电压进行插值输出。以 V_H 为 4 V、 V_L 为 3.9 V 为例,4 bit 图像数据从 1111 到 0000 依次跳变,得到插值缓冲器的输出结果如图 7 所示。

对插值结果进行采点取值并与由式(4)所得的理论值进行比较,可以得到第二级 DAC 插值结果的误差,经比较得到 16 个输出结果最大的误差仅为 0.9 mV,使用插值缓冲器作为第二级

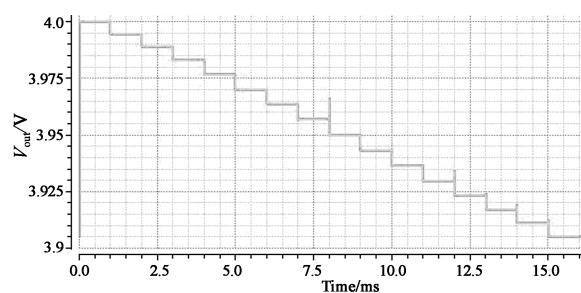


图7 输出缓冲器插值结果

Fig.7 Interpolation results of outbuffer

DAC 可以满足高精度 10 bit DAC 的要求。

将 10bit 的图像数据应用到驱动电路中,对设计的 DAC 输出曲线进行线性度分析,结果如图 8 所示,得到 DAC 输出结果最大的 INL 和 DNL 分别为 0.47 LSB 和 0.24 LSB,仿真结果表明提出的 DAC 结构具有良好的精度及线性度,满足 AMOLED 驱动芯片高精度的应用需求。

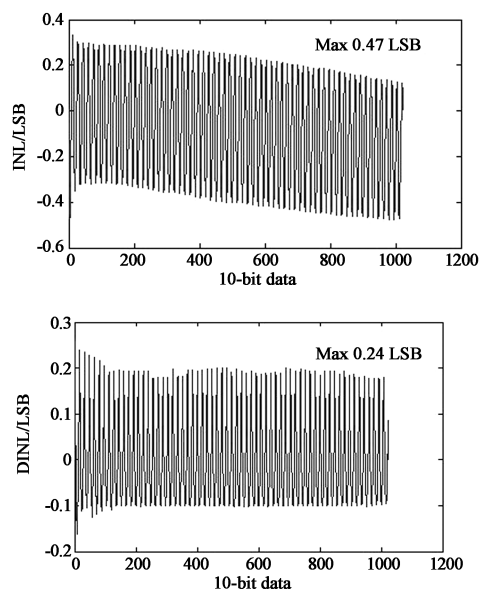


图8 提出的 10 bit DAC 的 INL(a)和 DNL(b)

Fig.8 INL(a) and DNL(b) for the proposed 10 bit DAC

图9表示的是当图像数据从 0000000000 突变到 1111111111 时 10 bit DAC 的瞬态仿真结果,应用的等效面板负载为 10 k Ω 电阻及 30 pF 电容,仿真结果表明驱动电路电压建立精度达到 0.1% 的建立时间为 3.38 μ s,满足分辨率为 1 080 $\times$ 2 160 驱动芯片的应用需求。

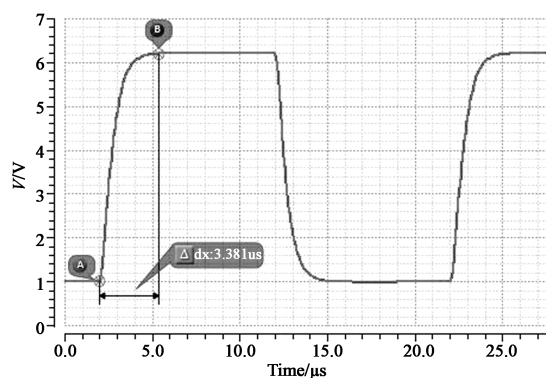


图 9 瞬态仿真结果

Fig.9 Simulation results of transient

4 结 论

本文针对高分辨率 AMOLED 驱动芯片的高精度需求,提出了一种应用于 AMOLED 源极驱

动的高精度 DAC 结构,通过对 AMOLED 显示屏 GAMMA 校正方案的深入研究,为进一步提高灰阶电压精度,对线性 DAC 结构进行了改进。在采用 6 bit 线性 DAC 及 4 bit 插值缓冲器的基础上,增加一个 DAC 斜率调节单元,可实现 DAC 斜率的可编程控制,从而实现一条具有 3 段不同斜率的 DAC 输出曲线来拟合显示屏的灰阶-电压曲线,并设计尾电流可编程控制的输出缓冲器作为第二级 DAC,进而达到更高的灰阶电压精度。仿真验证表明:本文提出的 DAC 的最大 INL 和 DNL 分别为 0.47 LSB 和 0.24 LSB,具有良好的线性度,同时图像数据从最低到最高灰阶跳变时,驱动电路对应的灰阶电压建立时间为 $3.38 \mu\text{s}$ 。驱动电路可以快速、精确地完成图像灰阶电压的建立,满足 1080×2160 分辨率 AMOLED 驱动芯片的应用需求。

参 考 文 献:

- [1] 李继军,聂晓梦,甄威,等.显示技术比较及新进展[J].液晶与显示,2018,33(1):74-84.
LI J J, NIE X M, ZHEN W, et al. New developments and comparisons in display technology [J]. *Chinese Journal of Liquid Crystals and Displays*, 2018, 33(1): 74-84. (in Chinese)
- [2] 刘明.有源 OLED 显示驱动控制电路分析与设计[J].中国高新技术企业,2017(2):24-26.
LIU M. Analysis and design of active OLED display drive control circuit [J]. *Chinese High-Tech Enterprises*, 2017 (2): 24-26. (in Chinese)
- [3] LU C W, HSIAO C M, YIN P Y, et al. A 10-bit DAC with offset-adjustable op-amp for LCD column driver applications [J]. *Analog Integrated Circuits and Signal Processing*, 2013, 74(3): 651-660.
- [4] LEE P M, CHEN H Y. Adjustable gamma correction circuit for TFT LCD [C]//*Proceedings of 2005 IEEE International Symposium on Circuits and Systems*. Kobe, Japan: IEEE, 2005: 780-783.
- [5] HUANG S C, CKOU C H, MO C N, et al. An area-efficient 12-bit segmented DAC for LCD driver ICs [J]. *SID Symposium Digest of Technical Papers*, 2009, 20(1): 1245-1247.
- [6] LI H G, YIN X Y, ZHANG Z Y. High-precision mixed modulation DAC for an 8-Bit AMOLED driver IC [J]. *Journal of Display Technology*, 2015, 11(5): 423-429.
- [7] BAE J Y, SEOL H C, KWON Y C, et al. A small area 10-bit linear gamma DAC with voltage adder for large-sized active matrix flat panel displays [C]//*Proceedings of 2014 International Symposium on Integrated Circuits*. Singapore, Singapore: IEEE, 2014: 496-499.
- [8] HUANG T, LI H G. Based on programmable current buffer 10-bit DAC for AMOLED source driver [C]//*Proceedings of 2017 International Conference on Electron Devices and Solid-State Circuits*. Hsinchu, Taiwan, China: IEEE, 2017: 1-2.
- [9] LU C W, HSIAO C M, LIN Y S, et al. A 10-Bit DAC with 1.6-bit interpolation cells for compact LCD column driver ICs [J]. *Journal of Display Technology*, 2013, 9(3): 176-183.
- [10] 陈宏,曾龄宇,胡乔,等.一种用于轨到轨运算放大器的新型频率补偿结构[J].微电子学,2011,41(1):15-18.
CHEN H, ZENG L Y, HU Q, et al. A novel frequency compensation structure for rail-to-rail operational amplifiers [J]. *Microelectronics*, 2011, 41(1): 15-18. (in Chinese)

作者简介:



孟宇(1994—),男,安徽宿州人,硕士研究生,2019年于合肥工业大学获得硕士学位,主要研究方向为模拟集成电路设计和 OLED 显示驱动。E-mail: 18883285803@139.com



贾晨(1978—),男,山西临汾人,博士,副研究员,2009年于清华大学获得博士学位,主要研究方向包括显示驱动电路芯片设计、电源管理电路和高速串行接口电路等。E-mail: jiachen@tsinghua.edu.cn